

# VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS

## PCT


### INTERNATIONALER VORLÄUFIGER BERICHT ÜBER DIE PATENTIERBARKEIT

REC'D 01 DEC 2005

Wipo

PCT

(Kapitel II des Vertrags über die internationale Zusammenarbeit auf dem Gebiet des Patentwesens)

Aktenzeichen des Anmelders oder Anwalts IF02P037WO	<b>WEITERES VORGEHEN</b> siehe Formblatt PCT/IPEA/416	
Internationales Aktenzeichen PCT/EP2004/052126	Internationales Anmeldedatum (Tag/Monat/Jahr) 10.09.2004	Prioritätsdatum (Tag/Monat/Jahr) 30.09.2003
Internationale Patentklassifikation (IPK) oder nationale Klassifikation und IPK G11C7/22, G11C11/4076		
Anmelder INFINEON TECHNOLOGIES AG et al.		
<p>1. Bei diesem Bericht handelt es sich um den internationalen vorläufigen Prüfungsbericht, der von der mit der internationalen vorläufigen Prüfung beauftragten Behörde nach Artikel 35 erstellt wurde und dem Anmelder gemäß Artikel 36 übermittelt wird.</p> <p>2. Dieser BERICHT umfaßt insgesamt 5 Blätter einschließlich dieses Deckblatts.</p> <p>3. Außerdem liegen dem Bericht ANLAGEN bei; diese umfassen</p> <p>a. <input checked="" type="checkbox"/> (an den Anmelder und das Internationale Büro gesandt) insgesamt 2 Blätter; dabei handelt es sich um</p> <p><input checked="" type="checkbox"/> Blätter mit der Beschreibung, Ansprüchen und/oder Zeichnungen, die geändert wurden und diesem Bericht zugrunde liegen, und/oder Blätter mit Berichtigungen, denen die Behörde zugestimmt hat (siehe Regel 70.16 und Abschnitt 607 der Verwaltungsvorschriften).</p> <p><input type="checkbox"/> Blätter, die frühere Blätter ersetzen, die aber aus den in Feld Nr. 1, Punkt 4 und im Zusatzfeld angegebenen Gründen nach Auffassung der Behörde eine Änderung enthalten, die über den Offenbarungsgehalt der internationalen Anmeldung in der ursprünglich eingereichten Fassung hinausgeht.</p> <p>b. <input type="checkbox"/> (nur an das Internationale Büro gesandt) insgesamt (bitte Art und Anzahl der/des elektronischen Datenträger(s) angeben), der/die ein Sequenzprotokoll und/oder die dazugehörigen Tabellen enthält/enhalten, nur in computerlesbarer Form, wie im Zusatzfeld betreffend das Sequenzprotokoll angegeben (siehe Abschnitt 802 der Verwaltungsvorschriften).</p>		
<p>4. Dieser Bericht enthält Angaben zu folgenden Punkten:</p> <p><input checked="" type="checkbox"/> Feld Nr. I Grundlage des Bescheids</p> <p><input type="checkbox"/> Feld Nr. II Priorität</p> <p><input type="checkbox"/> Feld Nr. III Keine Erstellung eines Gutachtens über Neuheit, erfinderische Tätigkeit und gewerbliche Anwendbarkeit</p> <p><input type="checkbox"/> Feld Nr. IV Mangelnde Einheitlichkeit der Erfindung</p> <p><input checked="" type="checkbox"/> Feld Nr. V Begründete Feststellung nach Artikel 35(2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung</p> <p><input type="checkbox"/> Feld Nr. VI Bestimmte angeführte Unterlagen</p> <p><input checked="" type="checkbox"/> Feld Nr. VII Bestimmte Mängel der internationalen Anmeldung</p> <p><input checked="" type="checkbox"/> Feld Nr. VIII Bestimmte Bemerkungen zur internationalen Anmeldung</p>		
Datum der Einreichung des Antrags  24.02.2005	Datum der Fertigstellung dieses Berichts  30.11.2005	
Name und Postanschrift der mit der internationalen Prüfung beauftragten Behörde   Europäisches Patentamt D-80298 München Tel. +49 89 2399 - 0 Tx: 523656 epmu d Fax: +49 89 2399 - 4465	Bevollmächtigter Bediensteter  Harms, J  Tel. +49 89 2399-2708	



# INTERNATIONALER VORLÄUFIGER BERICHT ÜBER DIE PATENTIERBARKEIT

Internationales Aktenzeichen  
PCT/EP2004/052126

## Feld Nr. I Grundlage des Berichts

1. Hinsichtlich der **Sprache** beruht der Bericht auf der internationalen Anmeldung in der Sprache, in der sie eingereicht wurde, sofern unter diesem Punkt nichts anderes angegeben ist.
  - ☐ Der Bericht beruht auf einer Übersetzung aus der Originalsprache in die folgende Sprache, bei der es sich um die Sprache der Übersetzung handelt, die für folgenden Zweck eingereicht worden ist:
    - ☐ internationale Recherche (nach Regeln 12.3 und 23.1 b))
    - ☐ Veröffentlichung der internationalen Anmeldung (nach Regel 12.4)
    - ☐ internationale vorläufige Prüfung (nach Regeln 55.2 und/oder 55.3)
2. Hinsichtlich der **Bestandteile\*** der internationalen Anmeldung beruht der Bericht auf (*Ersatzblätter, die dem Anmeldeamt auf eine Aufforderung nach Artikel 14 hin vorgelegt wurden, gelten im Rahmen dieses Berichts als "ursprünglich eingereicht" und sind ihm nicht beigelegt*):

### Beschreibung, Seiten

1-20 in der ursprünglich eingereichten Fassung

### Ansprüche, Nr.

1-4 eingegangen am 01.08.2005 mit Schreiben vom 29.07.2005

### Zeichnungen, Blätter

1/2, 2/2 in der ursprünglich eingereichten Fassung

☐ einem Sequenzprotokoll und/oder etwaigen dazugehörigen Tabellen - siehe Zusatzfeld betreffend das Sequenzprotokoll

3. ☐ Aufgrund der Änderungen sind folgende Unterlagen fortgefallen:
  - ☐ Beschreibung: Seite
  - ☐ Ansprüche: Nr.
  - ☐ Zeichnungen: Blatt/Abb.
  - ☐ Sequenzprotokoll (*genaue Angaben*):
  - ☐ etwaige zum Sequenzprotokoll gehörende Tabellen (*genaue Angaben*):
4. ☐ Dieser Bericht ist ohne Berücksichtigung (von einigen) der diesem Bericht beigelegten und nachstehend aufgelisteten Änderungen erstellt worden, da diese aus den im Zusatzfeld angegebenen Gründen nach Auffassung der Behörde über den Offenbarungsgehalt in der ursprünglich eingereichten Fassung hinausgehen (Regel 70.2 c)).
  - ☐ Beschreibung: Seite
  - ☐ Ansprüche: Nr.
  - ☐ Zeichnungen: Blatt/Abb.
  - ☐ Sequenzprotokoll (*genaue Angaben*):
  - ☐ etwaige zum Sequenzprotokoll gehörende Tabellen (*genaue Angaben*):

\* Wenn Punkt 4 zutrifft, können einige oder alle dieser Blätter mit der Bemerkung "ersetzt" versehen werden.

**INTERNATIONALER VORLÄUFIGER BERICHT  
ÜBER DIE PATENTIERBARKEIT**

Internationales Aktenzeichen  
PCT/EP2004/052126

---

**Feld Nr. V Begründete Feststellung nach Artikel 35 (2) hinsichtlich der Neuheit, der erfinderischen Tätigkeit und der gewerblichen Anwendbarkeit; Unterlagen und Erklärungen zur Stützung dieser Feststellung**

---

1. Feststellung
- |                                |                    |
|--------------------------------|--------------------|
| Neuheit (N)                    | Ja: Ansprüche 1-4  |
|                                | Nein: Ansprüche    |
| Erfinderische Tätigkeit (IS)   | Ja: Ansprüche 1-4  |
|                                | Nein: Ansprüche    |
| Gewerbliche Anwendbarkeit (IA) | Ja: Ansprüche: 1-4 |
|                                | Nein: Ansprüche:   |

2. Unterlagen und Erklärungen (Regel 70.7):

**siehe Beiblatt**

---

**Feld Nr. VII Bestimmte Mängel der internationalen Anmeldung**

---

Es wurde festgestellt, daß die internationale Anmeldung nach Form oder Inhalt folgende Mängel aufweist:

**siehe Beiblatt**

---

**Feld Nr. VIII Bestimmte Bemerkungen zur internationalen Anmeldung**

---

Zur Klarheit der Patentansprüche, der Beschreibung und der Zeichnungen oder zu der Frage, ob die Ansprüche in vollem Umfang durch die Beschreibung gestützt werden, ist folgendes zu bemerken:

**siehe Beiblatt**

## **Zu Punkt V**

Der Anspruch 1 betrifft ein Halbleiter-Bauelement mit einer Takt-Receiver-Schaltungsanordnung, die an zwei Pads (3a und 3b in der Figur 1) empfangene komplementäre Taktsignale (clk, bclk) in komplementäre, im Vergleich zu den empfangenen Taktsignalen unterschiedliche Spannungspegel aufweisende Takt-Ausgabe-Signale (out, bout) umwandelt. Die Takt-Receiver-Schaltungsanordnung weist vier Transfergates auf, die wie in der Figur 1 gezeigt miteinander verschaltet und gesteuert sind. Dies ermöglicht ein Erzeugen zueinander exakt komplementärer Takt-Ausgabe-Signale, selbst wenn die empfangenen Taktsignale eine gegenseitige zeitliche Verzögerung aufweisen.

Den nächstliegenden Stand der Technik bildet die US 6 292 042, die in der Figur 3 einen Phasensplitter zur Erzeugung zueinander exakt komplementärer Taktsignale aus einem einzigen Takteingangssignal zeigt. Die bekannte Vorrichtung dient dazu, durch einen Inverter (41 in der Figur 3) hervorgerufene Zeitverluste beim Splitten eines einzigen Takteingangssignals zu kompensieren. Eine Verwendung der bekannten Vorrichtung für eine Takt-Receiver-Schaltungsanordnung, die bereits an zwei Pads anliegende zueinander komplementäre Takteingangssignale empfängt, ist daher nicht naheliegend. Darüber hinaus weisen bei der bekannten Schaltung die Ein- und Ausgangssignale keine unterschiedlichen Spannungspegel auf, entgegen dem Anspruch 1 der vorliegenden Anmeldung.

Die US 5 852 378 betrifft ebenfalls einen Phasensplitter, der dem aus der US 6 292 042 bekannten Phasensplitter ähnlich ist.

Die Ansprüche 2-4 betreffen vorteilhafte Ausgestaltungen des Halbleiter-Bauelementes gemäß dem Anspruch 1 und erfüllen daher ebenfalls die Erfordernisse des Artikels 33 (2) und (3) PCT,

## **Zu Punkt VII**

Entgegen der Regel 5.1(a)(ii) PCT sind die E1 und die E4 nicht in der Beschreibung gewürdigt.

## **Zu Punkt VIII**

Die Beschreibung (S. 4, Z. 31 - S. 5, Z. 25) steht nicht im Einklang mit den Ansprüchen.

## 1

## Neue Ansprüche

1. Halbleiter-Bauelement, mit einem ersten und einem  
5 zweiten Pad zum Empfang komplementärer Taktsignale (clk, bclk), und einer Takt-Receiver-Schaltungsanordnung (1) zum Umwandeln der empfangenen komplementären Taktsignale (clk, bclk) in komplementäre, im Vergleich zu den empfangenen Taktsignalen (clk, bclk) unterschiedliche Spannungspegel  
10 aufweisende Takt-Ausgabe-Signale (out, bout), wobei die Takt-Receiver-Schaltungsanordnung (1) einen ersten, mit dem ersten Pad verbundenen Takt-Eingang (9a) aufweist, und einen zweiten, mit dem zweiten Pad verbundenen Takt-Eingang (8a)  
- wobei bei einem ersten und dritten Transfergate (5,  
15 6) jeweils ein erster Transfergate-Steueranschluß an den zweiten Takt-Eingang (8a) der Takt-Receiver-Schaltungsanordnung (1) angeschlossen ist, und jeweils ein zweiter, zum ersten Steueranschluß inverser Transfergate-Steueranschluß an den ersten Takt-Eingang (9a) der Takt-Receiver-Schaltungsanordnung (1),  
20 - und wobei bei einem zweiten und vierten Transfergate (4, 7) jeweils ein erster Transfergate-Steueranschluß an den ersten Takt-Eingang (9a) der Takt-Receiver-Schaltungsanordnung (1) angeschlossen ist, und  
25 jeweils ein zweiter, zum ersten Steueranschluß inverser Transfergate-Steueranschluß an den zweiten Takt-Eingang (8a) der Takt-Receiver-Schaltungsanordnung (1),  
- wobei ein erster, weiterer Anschluss des ersten Transfergates (5) an eine Leitung (13), und ein erster,  
30 weiterer Anschluss des zweiten Transfergates (4) an eine zweite Leitung (12) angeschlossen ist, und ein erster, weiterer Anschluss des dritten Transfergates (6) an eine dritte Leitung (14), und ein erster, weiterer Anschluss des vierten Transfergates (7) an eine vierte Leitung (15) zum  
35 Anlegen einer ersten Spannung an den ersten, weiteren Anschluss des ersten und vierten Transfergates, und einer

zweiten, hiervon unterschiedlichen Spannung an den ersten, weiteren Anschluss des zweiten und dritten Transfergates,

- wobei ein zweiter, weiterer Anschluss des ersten Transfergates (5) und ein zweiter, weiterer Anschluss des zweiten Transfergates (4) miteinander verbunden sind, und zur Ausgabe eines ersten Takt-Ausgabe-Signals (bout) - gemeinsam - an einen ersten Takt-Ausgang (11b) angeschlossen sind, und wobei ein zweiter, weiterer Anschluss des dritten Transfergates (6) und ein zweiter, weiterer Anschluss des vierten Transfergates (7) miteinander verbunden sind, und zur Ausgabe eines zweiten, zum ersten Takt-Ausgabe-Signal (bout) komplementären Takt-Ausgabe-Signals (out) - gemeinsam - an einen zweiten Takt-Ausgang (11a) angeschlossen sind.

2. Halbleiter-Bauelement nach Anspruch 1, welches außerdem eine Takt-Weiterleitungs-Schaltung (2) aufweist.

3. Halbleiter-Bauelement nach Anspruch 2, wobei der erste Takt-Ausgang (11b) an einen ersten Eingang der Takt-Weiterleitungs-Schaltung (2), und der zweite Takt-Ausgang (11a) an einen zweiten Eingang der Takt-Weiterleitungs-Schaltung (2) angeschlossen ist.

4. Halbleiter-Bauelement nach Anspruch 2 oder 3, bei welchem die Takt-Weiterleitungs-Schaltung (2) vier Transistoren (104a, 104b, 105a, 105b) aufweist.